

# Modulador digital educacional em FPGA para uso em aulas de laboratório de Telecomunicações

Luiz Antônio Corrêa Júnior<sup>[1]</sup>, Álvaro Augusto Machado de Medeiros<sup>[2]</sup>, Iago de Almeida Oliveira<sup>[3]</sup>, Thiago Vieira Nogueira Coelho<sup>[4]</sup>, Alexandre Bessa dos Santos<sup>[5]</sup>, Daniel Discini Silveira<sup>[6]</sup>

[1] luiz.jrr@hotmail.com. [2] alvaro@engenharia.ufpb.br. [3] iago.oliveira@engenharia.ufpb.br. [4] thiago.coelho@ufpb.edu.br. [5] alexandre.bessa@engenharia.ufpb.br. [6] danielsilveira@gmail.com. Universidade Federal de Juiz de Fora - MG.

## RESUMO

Este artigo apresenta o projeto de um gerador de modulações digitais em FPGA, dedicado ao ensino e à prática laboratorial de Telecomunicações. Com a demanda crescente por ferramentas tecnológicas para serem utilizadas em aulas práticas, esse gerador é uma alternativa ao uso de equipamentos de medidas, que apresentam ótima flexibilidade em seu uso, porém com custo elevado; e também a kits específicos laboratoriais, que têm um custo razoavelmente menor, porém com pouca flexibilidade. O projeto, sua construção, e testes são abordados. Finalmente, os resultados são comparados a um kit didático comercial, mostrando a viabilidade do uso desse projeto para práticas laboratoriais.

**Palavras-chave:** FPGA. Gerador de sinais. Kit educacional. Modulação digital.

## ABSTRACT

*This article presents a generator of digital modulations in FPGA for the teaching and the practice in Telecommunication laboratory. With the increasing demand for technological tools to be used in practical classes, this generator is an alternative to the use of commercial measurement equipments, it presents great flexibility, but at a high cost; and also, to the use of specific laboratory kits, which have a lower cost but have little flexibility. The design, its implementation and tests are showed in this work. Finally, the results are compared to a commercial kit, showing the viability of using this project for laboratory practice.*

**Keywords:** FPGA. Signal generator. Educational kit. Digital modulator.

## 1 Introdução

Com o crescimento atual da renda da população e a popularização dos meios de comunicações, como o celular, a Internet, a televisão, entre outros, os sistemas de telecomunicações atuais atingiram um novo patamar de exigência, pois a banda necessária para a transmissão de dados a uma alta velocidade aumentou de maneira significativa. Para satisfazer a essa demanda, os padrões dos sistemas modernos de comunicações são projetados para operar com altas taxas de dados, o que demanda modulações digitais (GUIMARAES, 2009).

Esse tipo versátil de modulação, que vem substituindo modulações analógicas, como é o caso recente da televisão digital, deve ser abordado e estudado na teoria e na prática em um curso na área de Telecomunicações. Entretanto, o alto custo de equipamentos de medidas, ou de kits importados comerciais dedicados para esse fim, podem ser uma barreira para o estudo desse importante tema em laboratórios do curso. Essa dificuldade motivou o desenvolvimento de um modulador versátil, que pudesse ser utilizado para diversos fins laboratoriais, a um custo acessível.

Construiu-se então um modulador de sinais em FPGA (*Field Programmable Gate Array*) capaz de representar as modulações 4-QAM, 16-QAM, 8-PSK e 16-PSK para uma largura de banda básica de até 3 MHz e taxa de símbolo de 6,25 MS/s, com um filtro de saída do tipo cosseno levantado, sendo possível selecionar diferentes fatores de *roll-off* (RO) desse filtro, possibilitando assim práticas na área de radiofrequência (RF).

O sinal a ser modulado tem os dados originados em um gerador de sequências Pseudo-aleatório (PN) interno ao FPGA, também parte do projeto. Para a construção do algoritmo em linguagem Verilog foi utilizada a propriedade do paralelismo do FPGA. Essa característica permite a execução de várias operações matemáticas simultâneas, possibilitando-se atingir a largura de banda desejada.

Na literatura existem geradores de múltiplos sinais que operam em taxas mais baixas (ERDOGAN; MYDERRIZI; MINAEI, 2012) e também geradores que possuem taxas pareci-

das com as implementadas nesse trabalho (KAZAZ; KULIN; HADZIALIC, 2013), mas são dedicados a poucos sinais. O trabalho proposto apresenta um gerador de diversos tipos de sinais e com uma alta taxa de símbolo.

## 2 Desenvolvimento

Nesta seção é apresentado o desenvolvimento da plataforma educacional, incluindo as razões para utilizar o kit FPGA da Altera DE2-115 e o desenvolvimento do algoritmo.

### 2.1 *Setup* experimental empregado

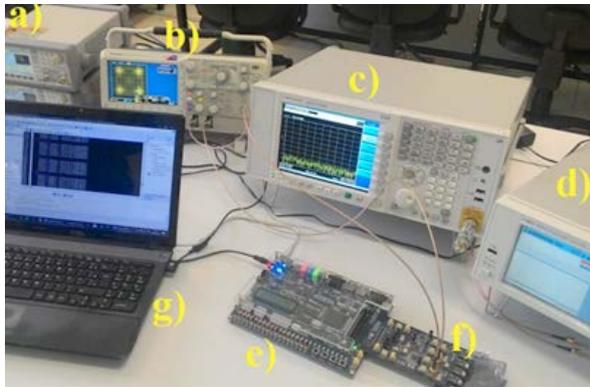
Como parâmetro de comparação foi utilizado um kit didático comercial da empresa Dreamcatcher, o ME1100, que faz uso de dois geradores de sinais Keysight 33500B, e também de um *software* proprietário da empresa, que envia os dados por meio de comandos SCPI (*Standard Commands for Programmable Instruments*) para esses geradores, emulando assim, os sinais I e Q de um modulador digital padrão. Esse kit também é utilizado nas aulas de laboratório de telecomunicações da Universidade Federal de Juiz de Fora (UFJF).

A constelação do sinal de transmissão em banda básica pôde ser avaliada utilizando o osciloscópio Tektronix MSO2012B. Os sinais gerados no FPGA e no Kit ME1100 são enviados para um gerador de sinais de RF Keysight N9310A, que translada esse sinal para a frequência de 20 MHz, utilizando seu *mixer* interno (*up-converter*), possibilitando a visualização do sinal em um canal de transmissão.

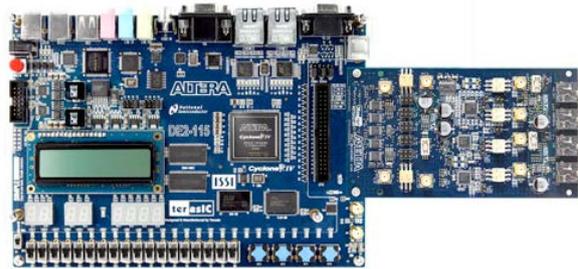
A largura de banda do sinal transmitido foi verificada pelo analisador de espectro CXA N9000A, que possibilitou também a análise da porcentagem de erro de magnitude vetorial do sinal (%EVM). O *setup* completo de testes e desenvolvimento pode ser observado na Figura 1.

Ao final, os resultados são comparados a fim de se verificar a viabilidade de uso do sistema desenvolvido.

**Figura 1** - Setup experimental. a) Gerador de sinais Keysight 33500B. b) Osciloscópio Tektronix MSO2012B. c) Keysight CXA N9000A. d) Gerador de sinais de RF Keysight N9310A. e) Kit Altera FPGA DE2-115. f) Kit Altera ADC/DAC. g) Notebook pessoal.



**Figura 2** - Kit Altera FPGA DE2-115 e o conversor de dados utilizados no projeto.



Fonte: goo.gl/vMSrCh

A programação foi desenvolvida por meio do *software* Quartus II, que possui uma versão gratuita para *download* no próprio site (ALTERA, 2017), tornando o trabalho mais acessível. A capacidade de realizar várias operações em paralelo do FPGA possibilitou cálculos a uma velocidade elevada, sendo ideal para um sistema de geração em RF.

## 2.2 A escolha do FPGA

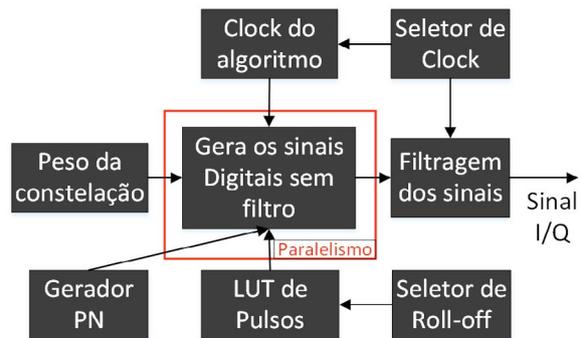
Os circuitos eletrônicos dedicados possuem um tempo de projeto demasiadamente alto e nenhuma flexibilidade. Em contrapartida, os microprocessadores programados em linguagem C possuem limitações quanto à frequência e o número de bits de saída. O FPGA é uma arquitetura que possui uma divisão de blocos programáveis que podem operar em alta velocidade, o que possibilita uma grande flexibilidade. O FPGA se apresenta como uma solução para circuitos digitais de alta frequência, podendo ser utilizado para plataformas educacionais (MELO; DIAS; STEINBACH, 2011; VIEIRA; LIMA, 2014).

Para permitir o uso de um FPGA, optou-se pelo uso de um kit de desenvolvimento do fabricante Altera, modelo DE2-115. Esse kit possibilita, por meio dos conversores AD e DA que estão em uma placa adicional, receber e enviar sinais com 14 bits, ou seja, uma resolução de 16384 valores diferentes (ALTERA, 1995). Essas características fazem com que o kit seja uma escolha adequada para um modulador de níveis, como o proposto neste artigo. A Figura 2 ilustra o kit DE2-115 contendo o FPGA utilizado.

## 2.3 Lógica do algoritmo

A Figura 3 ilustra um diagrama em blocos do algoritmo. Foram disponibilizadas quatro tipos de modulações diferentes no projeto final: 4-QAM, 16-QAM, 8-PSK e 16-PSK. Essas modulações são selecionadas por meio de chaves, que distribuem os pesos dos símbolos de acordo com uma codificação Gray (LATHI, 2000).

**Figura 3** - Fluxograma do algoritmo.

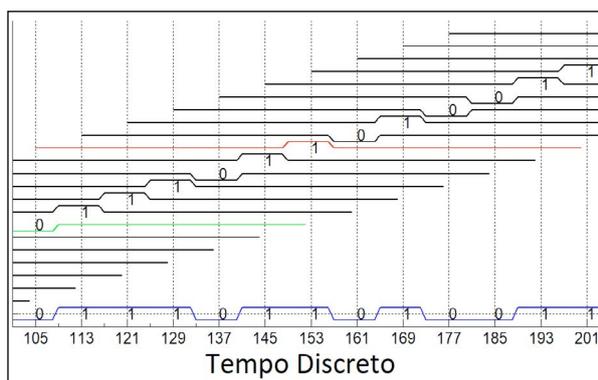


Os dados a serem transmitidos são gerados a partir de uma PN de 15 bits. O algoritmo acessa na *look-up table* (LUT), um pulso básico de transmissão quadrado, definido pela sequência PN gerada, como ilustrado na Figura 3, gerando então dois sinais que são transmitidos simultaneamente em quadratura, de acordo com o agrupamento dos bits em símbolos. A defasagem é inserida em uma etapa posterior.

Em resumo, os 96 pontos do pulso do símbolo atual são somados com pulsos truncados anteriores, gerando-se assim o sinal de transmissão. O *roll-off* é definido por meio do acesso à memória, a largura de banda é definida pela frequência de operação do algoritmo, e os pesos da constelação são definidos pelo fator multiplicado ao pulso acessado na memória.

Para se ter uma flexibilidade maior, todas as opções de modulações e fatores de *roll-off* do filtro de saída podem ser selecionadas de acordo com chaves disponíveis no próprio kit de desenvolvimento do FPGA. Pode ser visto na Figura 4, um exemplo de como o código trabalha.

**Figura 4** - Funcionamento do algoritmo.



Na Figura 4, o sinal azul é a soma dos pulsos truncados mostrados em preto, verde e vermelho. Observa-se que o sinal vermelho começa no instante 105, porém, nesse instante, o sinal transmitido é o valor do pulso verde, que começou antes do vermelho. Essa diferença ocasiona um atraso de transmissão, pois um dado a ser transmitido só aparecerá no sinal em um instante posterior.

Observa-se também na Figura 4, que cada novo dado gera oito pontos na saída. As operações que geram esses oito pontos são realizadas em paralelo, pois se elas fossem realizadas de forma sequencial, o algoritmo não conseguiria ter a largura de banda desejada em RF.

### 3 Resultados práticos

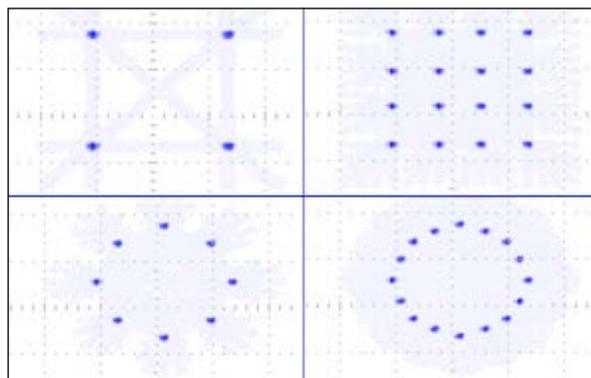
Nesta seção são apresentados diversos resultados das medições efetuadas no sinal de saída do modulador.

#### 3.1 Constelações das Modulações

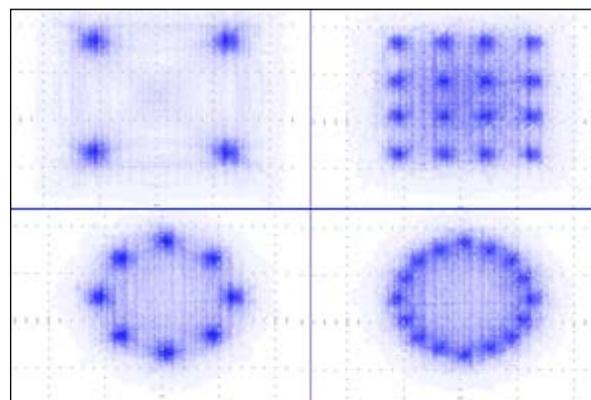
O usuário pode facilmente alterar as constelações geradas por meio de chaves *dip-switch* do sistema implementado em FPGA. É possível visualizar essas constelações por meio do osciloscópio Tektronix MSO2012B (função *acquire*, *XY display*). Essas constelações são melhor visualizadas quando o filtro de *roll-off* é desconsiderado. As telas desse equipamento contendo várias constelações são ilustradas na Figura 5.

Na Figura 6 podem ser observadas as constelações com um pulso cosseno levantado de *roll-off* 0,2.

**Figura 5** - Constelações para os diferentes tipos de modulações, sem filtro *roll-off* de saída.



**Figura 6** - Constelações com o pulso de transmissão (*roll-off* = 0,2).



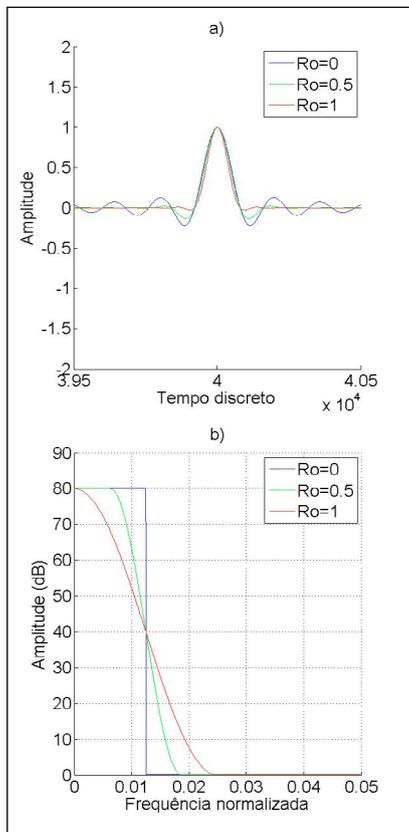
### 3.2 Pulso de Transmissão e Seleção de Roll-Off

O sinal quadrado de transmissão, originado no gerador PN, possui um espalhamento espectral teórico infinito, não podendo gerar um sinal de largura de banda limitada. Na prática, um sinal transmitido deve possuir uma largura de banda limitada, a fim de se possibilitar a transmissão de vários sinais separados em canais diferentes.

O pulso *sinc* é um pulso de largura de banda limitada, mas possui o problema de demorar vários ciclos para que o seu valor decaia significativamente. Uma alternativa à *sinc* pura é o uso do cosseno levantado, que é uma variação desta função (PROAKIS, 1995). O cosseno levantado possui a vantagem de decair mais rápido, facilitando uma melhor representação por uma versão truncada, porém, a largura de banda que ele ocupa é maior.

Na Figura 7 pode ser observado que o cosseno levantado varia de um pulso igual a *sinc*, para um *roll-off* (RO) igual a 0, até um pulso com máxima largura de banda com um RO igual a um.

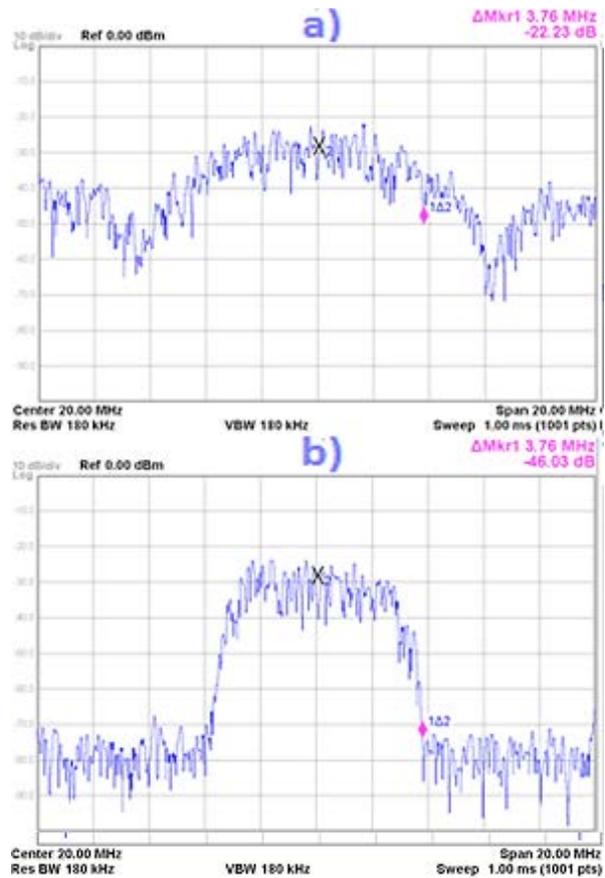
Figura 7 - Cosseno levantado para diferentes ROs. a) No tempo. b) Na frequência.



Para se comprovar esses conceitos, é interessante visualizar o sinal que será transmitido no domínio da frequência. No *setup* experimental da Figura 1, utilizou-se o gerador de RF Keysight N9310A. Esse gerador de sinais de RF possui um *up-converter* interno IQ, o qual translada um sinal direto e um em quadratura, para a frequência desejada, que no projeto foi de 20 MHz.:

A Figura 8 ilustra o resultado da transmissão de um pulso quadrado, sem ser submetido a nenhum filtro de transmissão, e de um pulso que foi submetido a utilização de um filtro de cosseno levantado de *roll-off* igual a 0,2 na saída.

Figura 8 - Transmissão de um pulso quadrado e de pulso submetido a um filtro cosseno levantado (*roll-off* = 0,2). a) Quadrado b) Cosseno Levantado.



É importante ressaltar que o pulso utilizado é truncado em 96 pontos. Mesmo com essa limitação, observa-se uma diferença de 40 dB entre a banda passante e o resto do espectro.

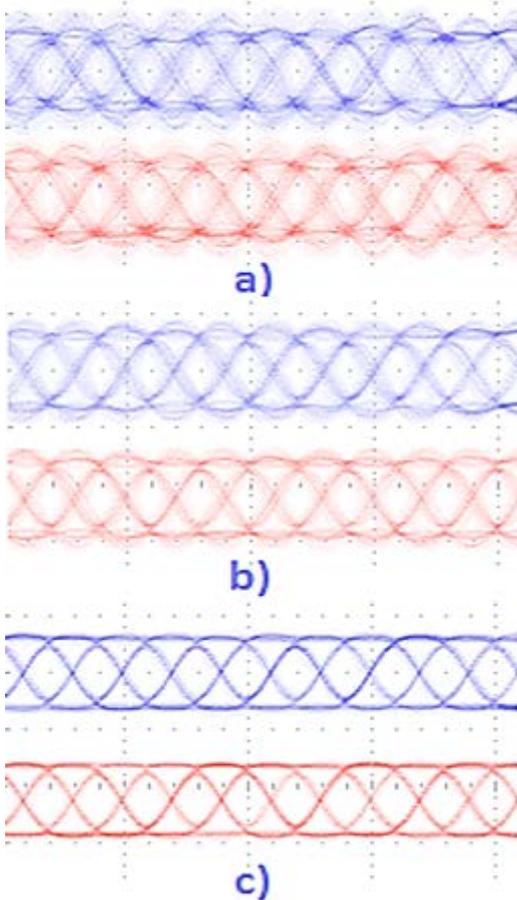
O *roll-off* de 0,2 não é a única possibilidade, podendo ser selecionados RO's de valores entre 0,2 e

1. A Figura 9 ilustra o efeito da variação do *roll-off* no tempo, em um sinal de modulação digital 4-QAM.

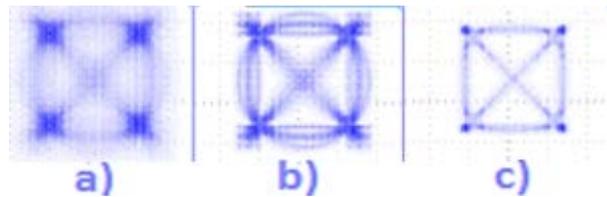
A Figura 10 ilustra as diferentes constelações 4-QAM geradas pela variação do *roll-off*.

O efeito do aumento de banda pode ser observado na prática utilizando um analisador de espectros. Na Figura 11a, o sinal possui uma relação sinal ruído de 40 dB em 3,76 MHz de banda, utilizando sinal banda básica de 1,56 MHz e um filtro com *roll-off* igual a 0,2 e na Figura 11b, o sinal possui uma relação sinal ruído de 40 dB em 6,20 MHz de banda, utilizando um filtro com *roll-off* igual a 1. O mesmo efeito teórico de incremento na Largura de banda apresentado na Figura 7 acontece na Figura 11 quando se varia o *roll-off*.

**Figura 9** - Análise no tempo a) RO=0,2, b) RO=0,5, c) RO=1.

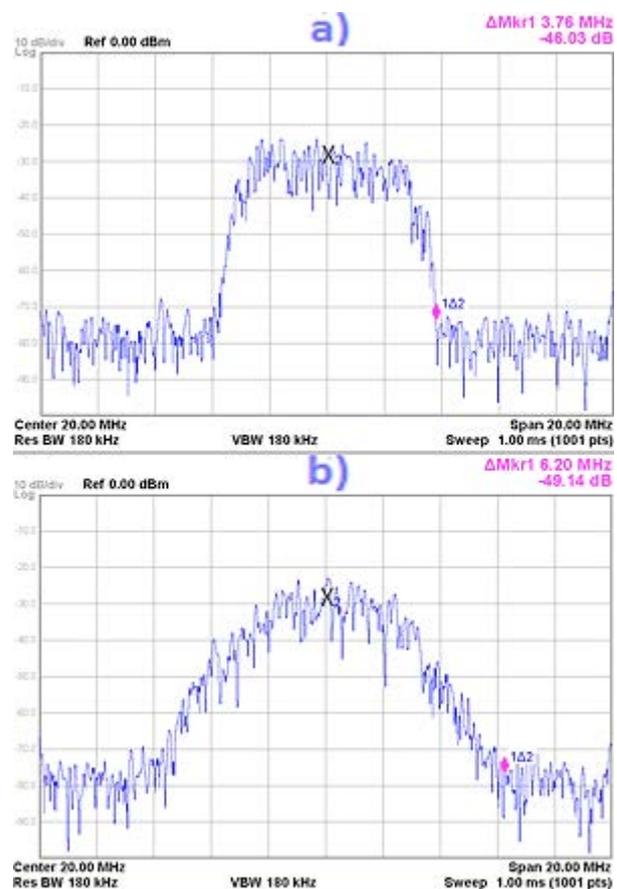


**Figura 10** - Constelação de símbolos. a) RO=0,2. b) RO=0,5. c) RO=1.



Analisando a Figura 11b pode se inferir que quanto menor o *roll-off*, menor é a largura de banda e, portanto, melhor para transmissão, porém essa conclusão é verdadeira apenas para canais ideais. Em um sistema real, com atrasos de fase, um *roll-off* maior pode evitar a interferência inter-simbólica entre os símbolos transmitidos (LATHI, 2000).

**Figura 11** - Espectros para diferentes RO's. a) RO=0,2. b) RO=1,0.



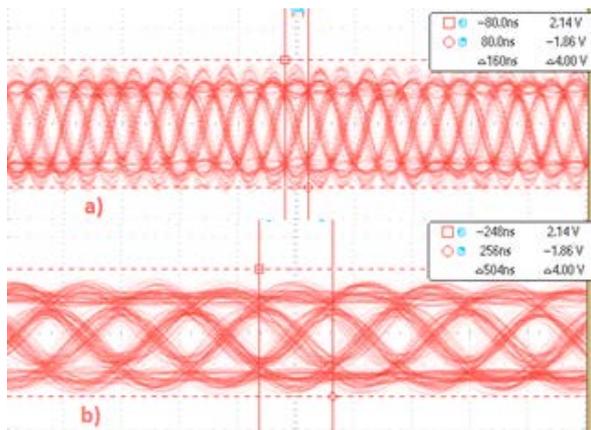
### 3.3 Variação da Frequência

Uma variação no *clock* utilizado, gera uma alteração na frequência do sinal de saída e em sua largura de banda. A diminuição da frequência do *clock* pode ocasionar a repetição de um mesmo ponto por vários instantes, e um sinal que é simplesmente dilatado, apresenta espalhamento espectral.

Para evitar o espalhamento espectral indevido, cada possibilidade de frequência de transmissão possui um filtro Butterworth de ordem dois, específico na saída, para não se ter a formação de harmônicos (MITRA, 2005). Os coeficientes do filtro são definidos pelo Matlab® (MATHWORKS, 2017), e sua implementação foi realizada no FPGA, fazendo com que a plataforma gere o sinal em banda base sem espalhamento espectral.

A Figura 12 representa dois sinais, um que transmite 6,5 Mega símbolos por segundo (Figura 12a) e outro de 2,08 Mega símbolos por segundo (Figura 12b).

Figura 12 - (RO = 0,2). a) 6,25 Mega símbolos por segundo. b) 2,08 Mega símbolos por segundo.



Além das duas taxas apresentadas no projeto (6,25 e 2,08 Mega símbolos por segundo), o algoritmo construído possui a opção de oito taxas de símbolos: 6,25; 4,1666; 3,125; 2,5; 2,0834; 1,7858 e 1,5626 Mega símbolos por segundo. Todas essas variações possuem um filtro Butterworth de ordem dois, específico com os coeficientes projetados no Matlab®, e implementados no FPGA.

### 3.4 Comparação com um Kit Comercial

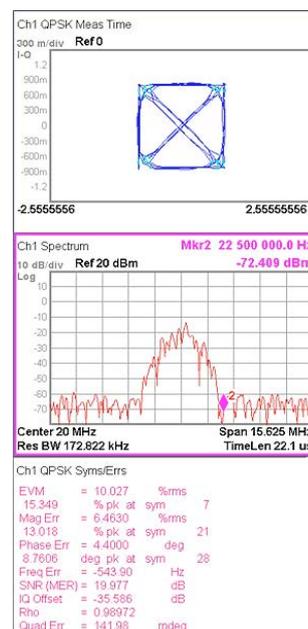
Para a validação dos resultados obtidos, realiza-se a comparação do sistema implementado em FPGA com o kit Dreamcatcher ME1100, que configura dois geradores de sinais Keysight 33500B para transmitir uma modulação específica. A base utilizada para comparação é um sistema de transmissão utilizando um filtro de *roll-off* igual a 1 e uma largura de banda de 2,5 MHz (2,5 Mega símbolos), onde a magnitude de erro vetorial (EVM - *Error Vector Magnitude*) será utilizada para validar a comparação.

A EVM é um índice de desempenho que mede a precisão da constelação transmitida. Quanto maior for a porcentagem da EVM, maior será a distância que o símbolo estará, em média, da sua posição ideal. Esse valor é obtido por meio da Equação 1 (MCKINLEY *et al*, 2004).

$$EVM_{RMS} = \left[ \frac{\sum_{r=1}^N |S_{ideal,r} - S_{medido,r}|^2}{\frac{1}{N} \sum_{r=1}^N |S_{ideal,r}|^2} \right]^{\frac{1}{2}} \quad (1)$$

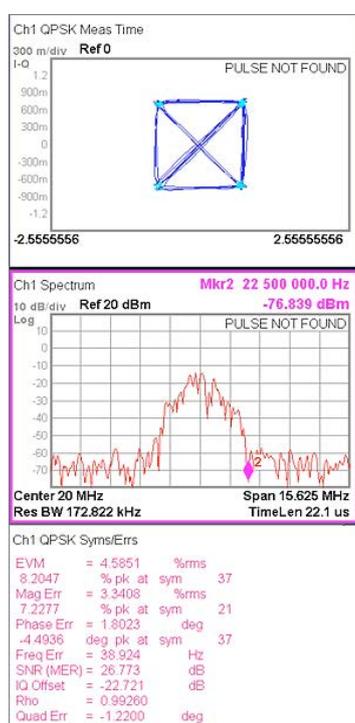
A Figura 13 ilustra o desempenho do kit ME1100 medido por meio de um analisador de sinais Keysight CXA N9000A. Os geradores de sinais 33500B apresentaram uma EVM de 10% como desempenho. Vale ressaltar que são equipamentos de medidas de alto custo.

Figura 13 – Erro vetorial do Agilent 33500B medido pelo Keysight CXA N9000A.



O resultado apresentado pelo sistema implementado em FPGA pode ser visto na Figura 14. O EVM obtido utilizando o FPGA foi de 4,56%, superando o desempenho de 10,03% do kit Dreamcatcher ME1100 observado na Figura 13. Portanto o sistema implementado em FPGA pode ser utilizado para a geração de modulações digitais que são usadas em telecomunicações, sem prejuízos na constelação e na EVM.

**Figura 14** - Erro vetorial do kit contendo FPGA medido pelo Keysight CXA N9000A.



## 4 Considerações finais

O objetivo deste trabalho é apresentar a construção de uma plataforma educacional que gere modulações digitais, possibilitando aos alunos a visualização na prática de vários conceitos, a um preço acessível. Para esse propósito, utilizou-se um sistema implementado em FPGA, que apresenta ótima flexibilidade, e que pode estar presente em vários laboratórios. A implementação do algoritmo valeu-se da capacidade de paralelismo presente no FPGA, para se gerar um sinal com uma largura de banda satisfatória.

O algoritmo gera diferentes tipos de modulação, em diferentes frequências, e com diferentes configurações do filtro de saída, sendo ideal para uma aplicação educacional. A prática pode então ser realizada

de maneira mais simples, utilizando-se um kit FPGA, um conversor D/A e um osciloscópio.

O EVM do algoritmo, em comparação a um kit similar Dreamcatcher ME1100 que utiliza geradores de sinais Agilent 33500B, foi satisfatória. Esse resultado confirma que uma prática utilizando o sistema implementado em FPGA não apresenta prejuízos quando se comparado a um kit didático comercial Dreamcatcher ME1100.

A partir do algoritmo apresentado pode-se construir aulas de laboratório e verificar-se se os alunos aprovam a plataforma.

## AGRADECIMENTOS

Os autores gostariam ao Programa de Pós-Graduação da Universidade Federal de Juiz de Fora (PPEE/UFJF) e à FAPEMIG pelo apoio prestado para a realização deste projeto.

## REFERÊNCIAS

ALTERA. CLPDs vs FPGAs: comparing high-capacity programmable logic. **Product Information Bulletin 18**. 1995.

ALTERA. **Quartus Prime Lite Edition**. 2017. Disponível em: <https://dl.altera.com/?edition=lite>.

ERDOGAN, C.; MYDERRIZI, I.; MINAEI, S. FPGA implementation of BASK-BFSK-BPSK digital modulators. *IEEE Antennas and Propagation Magazine*, v. 54, n. 2, p. 262–269, 2012.

GUIMARAES, D. A. **Digital transmission: a simulation aided introduction with VisSim/Comm**. Springer, 2009.

KAZAZ, K.; KULIN, M.; HADZIALIC, M. Design and implementation of SDR based QPSK modulator on FPGA. In: 2013 36<sup>th</sup> International Convention on Information and Communication Technology, Electronics and Microelectronics (MIPRO), 2013, p. 513–518, Opatija (Croatia), **Anais...** 2013.

LATHI, B. P. **Signal processing and linear systems**. Oxford Press, 2000.

MATHWORKS. **Butterworth filter design**. 2017. Disponível em: <https://www.mathworks.com/help/signal/ref/butter.html>.

MCKINLEY, M. D. *et al.* EVM calculation for broadband modulated signals. In: 64th ARFTG CONFERENCE. **Anais....** Orlando (United States), p. 45–52, 2004.

MELO, F. E. N.; DIAS, R. A.; STEINBACH, R. FPGA para todos: Um projeto para a disseminação da tecnologia de lógica programável. In: XXXIX CONGRESSO BRASILEIRO DE EDUCAÇÃO EM ENGENHARIA (COBENGE 2011), **Anais...** Blumenau, 2011.

MITRA, S. K. **Digital signal processing**: a computer-based approach, 3rd Ed. McGraw-Hill, 2005.

PROAKIS, J. G. **Digital communications**, 3rd Ed. McGraw-Hill, 1995.

VIEIRA, A. P.; LIMA, C. R. E. Aplicação de processamento digital de imagem como auxílio ao ensino de lógica reconfigurável. In: XLII CONGRESSO BRASILEIRO DE EDUCAÇÃO EM ENGENHARIA (COBENGE 2014), **Anais...** Juiz de Fora, 2014.